

Tantárgy neve: Rendszerchip tervezési és modellezési módszerek	Tantárgy NEPTUN kódja: GEVAU413
Tantárgyfelelős (név, beosztás, tud. fokozat): Dr. Bartók Roland, egyetemi tanársegéd, PhD	
tanóra típusa és száma: előadás (2)	
számonkérés módja (kollokvium / gyakorlati jegy / egyéb): kollokvium	
tantárgy tantervi helye (őszi/tavaszi félév): őszi és tavaszi félév	
előtanulmányi feltételek (ha vannak): Tantárgyi előfeltétel nincs, de Matlab Simulink, illetve C/C++ ismeretek szükségesek.	
A tárgy feladata és célja:	
A kurzus haladó szintű ismereteket nyújt a PhD hallgatók számára a rendszer a csipen modellezése, szimulációja és tervezése terén.	
Tantárgy leírása:	
ARM és RISC V. architektúrák, Lágy és kemény magos processzorok SOC-hez, Rendszermodellezés és szimuláció hardverleíró nyelvekkel, Magas szintű modellezés és szimuláció. HIL (Hardware in the Loop) alapú rendszer fejlesztés.	
Kötelező irodalom:	
<ol style="list-style-type: none"> 1. René Beuchat, Florian Depraz, Andrea Guerrieri, Sahand Kashani: Fundamentals of System-on-Chip Design on Arm® Cortex®-M Microcontrollers; aRM Education Media, ISBN: 978-1-911531-35-7 (epub), pp. 659. 2. Louise H. Crockett Ross A. Elliot Martin A. Enderwitz Robert W. Stewart: Embedded Processing with the ARM® Cortex®-A9 on the Xilinx® Zynq®-7000 All Programmable SoC; Department of Electronic and Electrical Engineering University of Strathclyde Glasgow, Scotland, UK, 2017, pp. 484 3. Louise H. Crockett David Northcote Craig Ramsay Fraser D. Robinson Robert W. Stewart: Exploring Zynq® MPSoC With PYNQ and Machine Learning Applications, Department of Electronic & Electrical Engineering University of Strathclyde Glasgow, Scotland, UK. April 2019, pp. 644. 	
Ajánlott irodalom:	
<ol style="list-style-type: none"> 1. Ryan Kastner, Janarbek Matai, and Stephen Neuendorffer: Parallel Programming for FPGAs, http://hlsbook.ucsd.edu, 2018. pp. 235. 	